

Guía Rápida CP1L

1. Introducción
2. Configuraciones
3. Asignación de E/S
4. Áreas de memoria
5. DIP-Switches
6. Funciones avanzadas y salidas de pulsos
7. Solución en comunicaciones abiertas
8. Prueba comunicación CP1L-V1000

1. Introducción

El objetivo principal de esta guía rápida, es dar una visión general de las características que incorpora el autómata programable de la serie CP1L.

Los autómatas CP1L son los PLCs de gama baja de la serie SYSMAC CP. Tienen menor capacidad de programa y de E/S.

Los CP1L son del mismo tamaño que los CPM1A y CPM2A, pero ofrecen muchas más características y alto rendimiento.

- CP1L-L: sustituto de CPM1A / CPM2A
- CP1L-M: sustituto de CPM2A



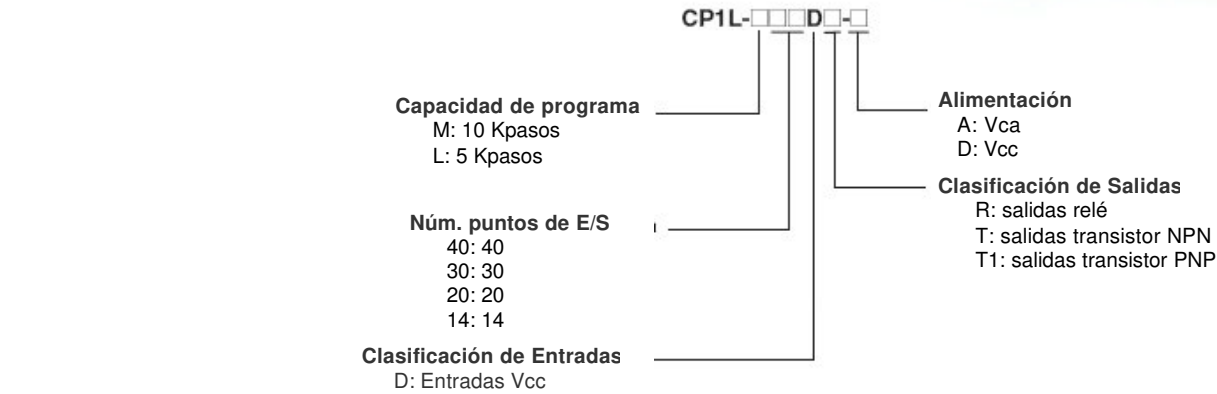
Modelos de CPU

En la siguiente tabla se muestran las características de cada uno de los modelos de CPU disponibles.

Capacidad E/S		40 puntos	30 puntos	20 puntos	14 puntos
Modelo		CP1L-M40DR-A CP1L-M40DR-D CP1L-M40DT-D CP1L-M40DT1-D	CP1L-M30DR-A CP1L-M30DR-D CP1L-M30DT-D CP1L-M30DT1-D	CP1L-L20DR-A CP1L-L20DR-D CP1L-L20DT-D CP1L-L20DT1-D	CP1L-L14DR-A CP1L-L14DR-D CP1L-L14DT-D CP1L-L14DT1-D
Alimentación		Modelos de alterna (terminados en -A): 100 a 240 Vca, 50/60 Hz Modelos de continua (terminados en -D): 24 Vcc			
Capacidad de programa		10 Kpasos		5 Kpasos	
Máx. núm. de E/S		160 (ver nota 1)	150 (ver nota 1)	60 (ver nota 2)	54 (ver nota 2)
E/S normales	Puntos de E/S	40	30	20	14
	Puntos de Entrada	24	18	12	8
	Especificaciones de E	24 Vcc			
	Entradas de interrupción o respuesta rápida	6 máx.			4 máx.
	Puntos de Salida	16	12	8	6
Especificaciones de S		Salidas relé: Modelos con "R" antes de sufijo final. Salidas transistor NPN: Modelos con "T" antes de sufijo final. Salidas transistor PNP: Modelos con "T1" antes de sufijo final.			
Entradas de contador de alta velocidad		4 contadores/2 ejes, 100 KHz (monofase). 100 KHz para pulsos up/down o pulsos más dirección, 50 KHz para fase diferencial.			
Salidas de pulsos		2 ejes, 100 KHz (salidas transistor)			

Nota 1: Conectando 3 unidades de expansión de E/S de 40 puntos al CP1L.

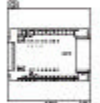
Nota 2: Conectando una unidad de expansión de E/S de 40 puntos al CP1L.



- Puerto USB Estándar de Programación
- Programación por Tareas: cíclicas y de interrupción
- Programación en FB y en ST. Librerías de FB existentes
- 500 Instrucciones de Programación
- 100% Consistencia con el resto de PLCs del Portfolio de OMRON
- Alta Capacidad de Memoria de Datos (hasta 32 KW)
- **Battery Free-Operation:** CP1L puede funcionar Sin-Batería por incorporar memoria flash interna
- **RTC Interno:** Todos los modelos de CP1L incorporan RTC (Reloj)

Name and appearance	Model	Application	Remarks
RS-232C Option Board 	CP1W-CIF01	Mounted in option slot 1 or 2 on the CPU Unit to function as an RS-232C port.	---
RS-422A/485 Option Board 	CP1W-CIF11	Mounted in option slot 1 or 2 on the CPU Unit to function as an RS-422A/485 port.	
Memory Cassette 	CP1W-ME05M	Used to save CPU Unit user programming, parameters, and data or to copy these to another CPU Unit.	---

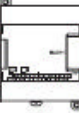
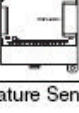
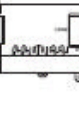
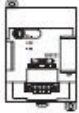
Expansion I/O Units

Name and appearance	Model	Specifications		Remarks
		Inputs	Outputs	
40-point I/O Units 	CP1W-40EDR	16 relay outputs	24 VDC 24 inputs	---
	CPM1A-40EDR			
	CP1W-40EDT	16 transistor outputs, sinking		
	CPM1A-40EDT			
20-point I/O Units 	CP1W-20EDR1	8 relay outputs	24 VDC 12 inputs	---
	CPM1A-20EDR1			
	CP1W-20EDT	8 transistor outputs, sinking		
	CPM1A-20EDT			
16-point I/O Units 	CP1W-16ER	16 relay outputs	None	---
	CPM1A-16ER			
8-point Input Units 	CP1W-8ED	None	24 VDC 8 inputs	---
	CPM1A-8ED			
8-point Output Units 	CP1W-8ER	8 relay outputs	None	---
	CPM1A-8ER			
	CP1W-8ET	8 transistor outputs, sinking		
	CPM1A-8ET			
	CP1W-8ET1	8 transistor outputs, sourcing		
	CPM1A-8ET1			

Installation and Wiring Products

Name and appearance	Model	Specifications	Remarks
DIN Track 	PFP-50N	--	--
	PFP-100N	--	
	PFP-100N2	--	
End Plate 	PFP-M	--	
I/O Connecting Cable 	CP1W-CN811	Used to install CP-series/CPM1A-series Expansion Units and Expansion I/O Units in a second row. Only one I/O Connecting Cable can be used in each PLC.	--

Expansion Units

Name and appearance	Model	Specifications	Remarks
Analog I/O Unit 	CPM1A-MAD01	2 analog inputs 0 to 10 V, 1 to 5 V, 4 to 20 mA 1 analog output 0 to 10 V, -10 to +10 V, 4 to 20 mA Resolution: 1/256	---
Analog I/O Unit 	CP1W-MAD11 CPM1A-MAD11	2 analog inputs 0 to 5 V, 1 to 5 V, 0 to 10 V, -10 to +10 V, 0 to 20 mA, 4 to 20 mA 1 analog output 1 to 5 V, 0 to 10 V, -10 to +10 V, 0 to 20 mA, 4 to 20 mA Resolution: 1/6,000	---
Analog Input Unit 	CP1W-AD041 CPM1A-AD041	4 analog inputs 0 to 5 V, 1 to 5 V, 0 to 10 V, -10 to +10 V, 0 to 20 mA, 4 to 20 mA Resolution: 1/6,000	---
Analog Output Unit 	CP1W-DA041 CPM1A-DA041	4 analog outputs 1 to 5 V, 0 to 10 V, -10 to +10 V, 0 to 20 mA, 4 to 20 mA Resolution: 1/6,000	---
Temperature Sensor Units 	CP1W-TS001 CPM1A-TS001	Thermocouple inputs K or J, 2 inputs	---
	CP1W-TS002 CPM1A-TS002	Thermocouple inputs K or J, 4 inputs	---
	CP1W-TS101 CPM1A-TS101	Platinum resistance thermometer inputs Pt100 or JPt100, 2 inputs	---
	CP1W-TS102 CPM1A-TS102	Platinum resistance thermometer inputs Pt100 or JPt100, 4 inputs	---
DeviceNet I/O Link Unit 	CPM1A-DRT21	As a DeviceNet Slave, 32 inputs and 32 outputs are allocated.	
CompoBus/S I/O Link Unit 	CP1W-SRT21 CPM1A-SRT21	As a CompoBus/S slave, 8 inputs and 8 outputs are allocated.	

Maintenance Products

Name and appearance	Model	Specifications	Remarks
Battery 	CJ1W-BAT01	--	Installed in the CPU Unit.

Consumo

Alimentación de la CPU	CA	CC
CPUs de 40 puntos de E/S	CP1L-M40DR-A	CP1L-M40DR-D, CP1L-M40DT-D, ó CP1L-M40DT1-D
CPUs de 30 puntos de E/S	CP1L-M30DR-A	CP1L-M30DR-D, CP1L-M30DT-D ó CP1L-M30DT1-D
CPUs de 20 puntos de E/S	CP1L-L20DR-A	CP1L-L20DR-D, CP1L-L20DT-D, ó CP1L-L20DT1-D
CPUs de 14 puntos de E/S	CP1L-L14DR-A	CP1L-L14DR-D, CP1L-L14DT-D, ó CP1L-L14DT1-D
Consumo	50 VA máx. (CP1L-M?DR-A) 30 VA máx. (CP1L-L?DR-A)	20 W máx. (CP1L-M?DT?-D) 13 W máx. (CP1L-L?DT?-D) Ver nota.

Nota: este es el rango de valores para la máxima configuración. Utilizar la siguiente fórmula para calcular el consumo de potencia CC para las CPUs con alimentación CC:

Consumo CP1L (CC) = 5V consumo de corriente x 5V/ 70%(eficiencia de la alimentación interna del CP1L) + 24V consumo de corriente x 24V x 1.1 (factor de fluctuación de corriente)

Sistema	CPU	Unidad de Expansión o Unidad de Expansión de E/S			Total
		1º unidad	2º unidad	3º unidad	
		CP1W-DA041	CP1W-DA041	CP1W-DA041	
5 V	0.220 A	0.130 A	0.040 A	0.000 A	0.390 A
24 V	0.080 A	0.000 A	0.059 A	0.000 A	0.139 A

Consumo del CP1L = (0.39A x 5V/70% + 0.139A x 24V) x 1.1 = 6.73W

Este cálculo muestra que la fuente de alimentación que se requiere es de 7 W o superior.

Consumo de corriente:

Modelo	CPU	Unidad de Expansión de E/S		
		1º unidad	2º unidad	3º unidad
CP1L-M40DR-D	CP1L-M40DR-D	0.130 A	0.040 A	0.000 A
	CP1L-M40DT-D	0.130 A	0.040 A	0.000 A
	CP1L-M40DT1-D	0.130 A	0.040 A	0.000 A
	CP1L-M40DR-A	0.130 A	0.040 A	0.000 A
CP1L-M30DR-D	CP1L-M30DR-D	0.130 A	0.040 A	0.000 A
	CP1L-M30DT-D	0.130 A	0.040 A	0.000 A
	CP1L-M30DT1-D	0.130 A	0.040 A	0.000 A
	CP1L-M30DR-A	0.130 A	0.040 A	0.000 A
CP1L-L20DR-D	CP1L-L20DR-D	0.130 A	0.040 A	0.000 A
	CP1L-L20DT-D	0.130 A	0.040 A	0.000 A
	CP1L-L20DT1-D	0.130 A	0.040 A	0.000 A
	CP1L-L20DR-A	0.130 A	0.040 A	0.000 A
CP1L-L14DR-D	CP1L-L14DR-D	0.130 A	0.040 A	0.000 A
	CP1L-L14DT-D	0.130 A	0.040 A	0.000 A
	CP1L-L14DT1-D	0.130 A	0.040 A	0.000 A
	CP1L-L14DR-A	0.130 A	0.040 A	0.000 A

Expansion Units and Expansion I/O Units

Unit name			Model	Current consumption		
				5 VDC	24 VDC	
Expansion I/O Units			40 I/O points	CP1W/CPM1A-40EDR	0.080 A	0.090 A
			24 inputs	CP1W/CPM1A-40EDT	0.160 A	---
			16 outputs	CP1W/CPM1A-40EDT1		
			20 I/O points	CP1W/CPM1A-20EDR1	0.103 A	0.044 A
			12 inputs	CP1W/CPM1A-20EDT	0.130 A	---
			8 outputs	CP1W/CPM1A-20EDT1		
			16 outputs	CP1W/CPM1A-16ER	0.042 A	0.090 A
			8 inputs	CP1W/CPM1A-8ED	0.018 A	---
			8 outputs	CP1W/CPM1A-8ER	0.026 A	0.044 A
				CP1W/CPM1A-8ET	0.075 A	---
				CP1W/CPM1A-8ET1		
Expansion Units	Analog Input Unit	4 inputs	CP1W/CPM1A-AD041	0.100 A	0.090 A	
	Analog Output Unit	4 outputs	CP1W/CPM1A-DA041	0.080 A	0.124 A	
	Analog I/O Units	2 inputs 1 output	CP1W/CPM1A-MAD01	0.066 A	0.066 A	
			CP1W/CPM1A-MAD11	0.083 A	0.110 A	
	Temperature Sensor Units	K or J thermocouples	CP1W/CPM1A-TS001	0.040 A	0.059 A	
			CP1W/CPM1A-TS002			
		Pt or JPt platinum resistance thermometers	CP1W/CPM1A-TS101	0.054 A	0.073 A	
	CP1W/CPM1A-TS102					
CompoBus/S I/O Link Unit	8 inputs 8 outputs	CP1W/CPM1A-SRT21	0.029 A	---		
DeviceNet I/O Link Unit	32 inputs 32 outputs	CPM1A-DRT21	0.048 A	---		

Restricciones de la capacidad de la fuente de alimentación externa en las CPUs de Vca

Cuando se conectan unidades expansoras CP1W o CPM1A a las CPUs de Vca de 30 o 40 puntos, no es posible utilizar los 300mA totales de la fuente de alimentación externa, debido a restricciones de la capacidad de la fuente de alimentación.

Ejemplo del cálculo de las restricciones de la capacidad de la fuente de alimentación externa:

Item	CPU Unit	Expansion Unit			Total	Restriction
		1st Unit	2nd Unit	3rd Unit		
	CP1L-M40DR-A	CP1W-DA041	CP1W-DA041	CP1W-DA041		
5 V	0.22 A	0.08 A	0.08 A	0.08 A	0.46 A	
24 V	0.08 A	0.124 A	0.124 A	0.124 A	0.452 A	
Power consumption	5 V × 0.46 A = 2.3 W 24 V × 0.452 A = 10.848 W				13.148 W	≤ 18.5 W
Applicable external power supply capacity	18.5 W (total external power supply capacity) – 13.148 W = 5.352 W 5.352 W/24V = 0.223 A				0.223 A	≤ 0.3 A
Note If the results exceeds 0.3 A, reduce the current consumption to 0.3 A or less.						

En las CPUs de Vca de 14 y 20 puntos, no se puede utilizar fuente de alimentación externa si tiene conectadas unidades de expansión CP1W o CPM1A. Si no tiene conectadas unidades de expansión, se podrán utilizar hasta 200mA.

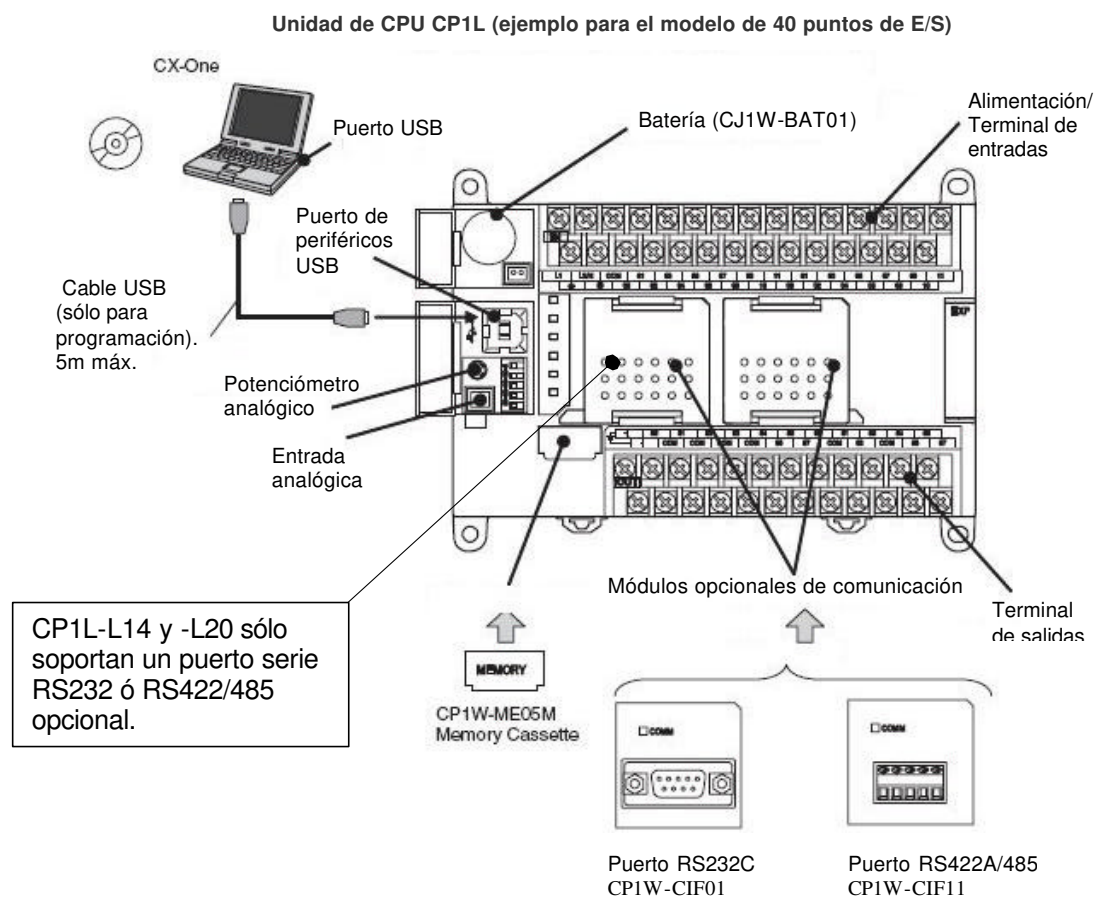
Las CPUs de Vcc no tienen fuente de alimentación externa.

2. Configuraciones

En esta sección se ven las distintas configuraciones que se pueden llegar a cubrir con un PLC de la serie CP1L.

Básica

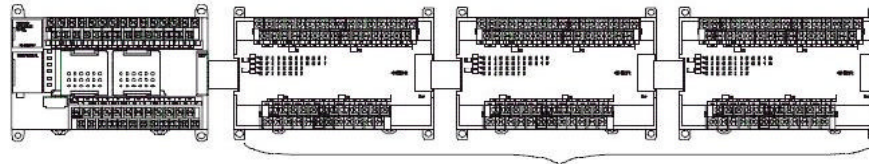
La configuración básica consiste en una CPU. Es posible conectar módulos que permitan realizar la conexión serie con dispositivos externos, así como un cassette de memoria para almacenar el programa, el Setup del PLC y el valor de los DMS iniciales.



✎ Expansión con módulos de la serie CPM1A

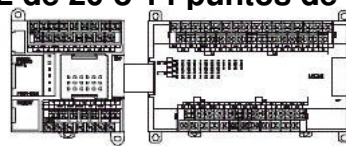
Las Unidades de Expansión serán las expansiones de CPM con un cambio de carcasa acorde con el diseño del CP1L: CP1W

CP1L de 30 o 40 puntos de



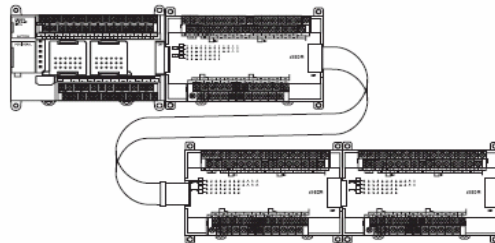
Máx. 3 unidades de expansión de E/S

CP1L de 20 o 14 puntos de



Máx. 1 unidad de expansión de

También posible con CP1W-CN811 (80cm)



Máximo número de E/S que se pueden gestionar con CP1L

Type	I/O capacity	Model	Built-in inputs	Built-in outputs	Maximum number of Expansion I/O Units or Expansion Units	Maximum total I/O points
M	40 points	CP1L-M40DR-A CP1L-M40DR-D CP1L-M40DT-D CP1L-M40DT1-D	24	16	3 Units max. Inputs: 24 × 3 Outputs: 16 × 3	Max.: 160 points Inputs: 96 points Outputs: 64 points
	30 points	CP1L-M30DR-A CP1L-M30DR-D CP1L-M30DT-D CP1L-M30DT1-D	18	12	3 Units max. Inputs: 24 × 3 Outputs: 16 × 3	Max.: 150 points Inputs: 90 points Outputs: 60 points
L	20 points	CP1L-L20DR-A CP1L-L20DR-D CP1L-L20DT-D CP1L-L20DT1-D	12	8	1 Unit max. Inputs: 24 Outputs: 16	Max.: 60 points Inputs: 36 points Outputs: 24 points
	14 points	CP1L-L14DR-A CP1L-L14DR-D CP1L-L14DT-D CP1L-L14DT1-D	8	6	1 Unit max. Inputs: 24 Outputs: 16	Max.: 54 points Inputs: 32 points Outputs: 22 points

3. Asignación de E/S

Canales de E/S predeterminados según la CPU de la serie CP1L:

Unidad CPU	Canales asignados		Nº de Unidades de Exp. y Unidades de Exp. de E/S conectadas
	Bits de Entrada	Bits de Salida	
14 puntos de E/S	CIO 0	CIO 100	1
20 puntos de E/S	CIO 0	CIO 100	1
30 puntos de E/S	CIO 0 y CIO 1	CIO 100 y CIO 101	3
40 puntos de E/S	CIO 0 y CIO 1	CIO 100 y CIO 101	3

✎ Asignación de bits de las Unidades de Expansión de E/S

Unit			Input bits			Output bits		
			No. of bits	No. of words	Addresses	No. of bits	No. of words	Addresses
Unit with 8 inputs		CP1W-8ED CPM1A-8ED	8 bits	1 word	CIO m (bits 00 to 07)	---	None	None
Unit with 8 outputs	Relays	CP1W-8ER CPM1A-8ER	---	None	None	8 bits	1 word	CIO n (bits 00 to 07)
	Sinking transistors	CP1W-8ET CPM1A-8ET	---	None	None	8 bits	1 word	CIO n (bits 00 to 07)
	Sourcing transistors	CP1W-8ET1 CPM1A-8ET1	---	None	None	8 bits	1 word	CIO n (bits 00 to 07)
Unit with 16 relay outputs		CP1W-16ER CPM1A-16ER	---	None	None	16 bits	2 words	CIO n (bits 00 to 07) CIO n+1 (bits 00 to 07)
Unit with 20 I/O	Relays	CP1W-20EDR1 CPM1A-20EDR1	12 bits	1 word	CIO m (bits 00 to 11)	8 bits	1 word	CIO n (bits 00 to 07)
	Sinking transistors	CP1W-20EDT CPM1A-20EDT	12 bits	1 word	CIO m (bits 00 to 11)	8 bits	1 word	CIO n (bits 00 to 07)
	Sourcing transistors	CP1W-20EDT1 CPM1A-20EDT1	12 bits	1 word	CIO m (bits 00 to 11)	8 bits	1 word	CIO n (bits 00 to 07)
Unit with 40 I/O	Relays	CP1W-40EDR CPM1A-40EDR	24 bits	2 words	CIO m (bits 00 to 11) CIO m+1 (bits 00 to 11)	16 bits	2 words	CIO n (bits 00 to 07) CIO n+1 (bits 00 to 07)
	Sinking transistors	CP1W-40EDT CPM1A-40EDT	24 bits	2 words	CIO m (bits 00 to 11) CIO m+1 (bits 00 to 11)	16 bits	2 words	CIO n (bits 00 to 07) CIO n+1 (bits 00 to 07)
	Sourcing transistors	CP1W-40EDT1 CPM1A-40EDT1	24 bits	2 words	CIO m (bits 00 to 11) CIO m+1 (bits 00 to 11)	16 bits	2 words	CIO n (bits 00 to 07) CIO n+1 (bits 00 to 07)

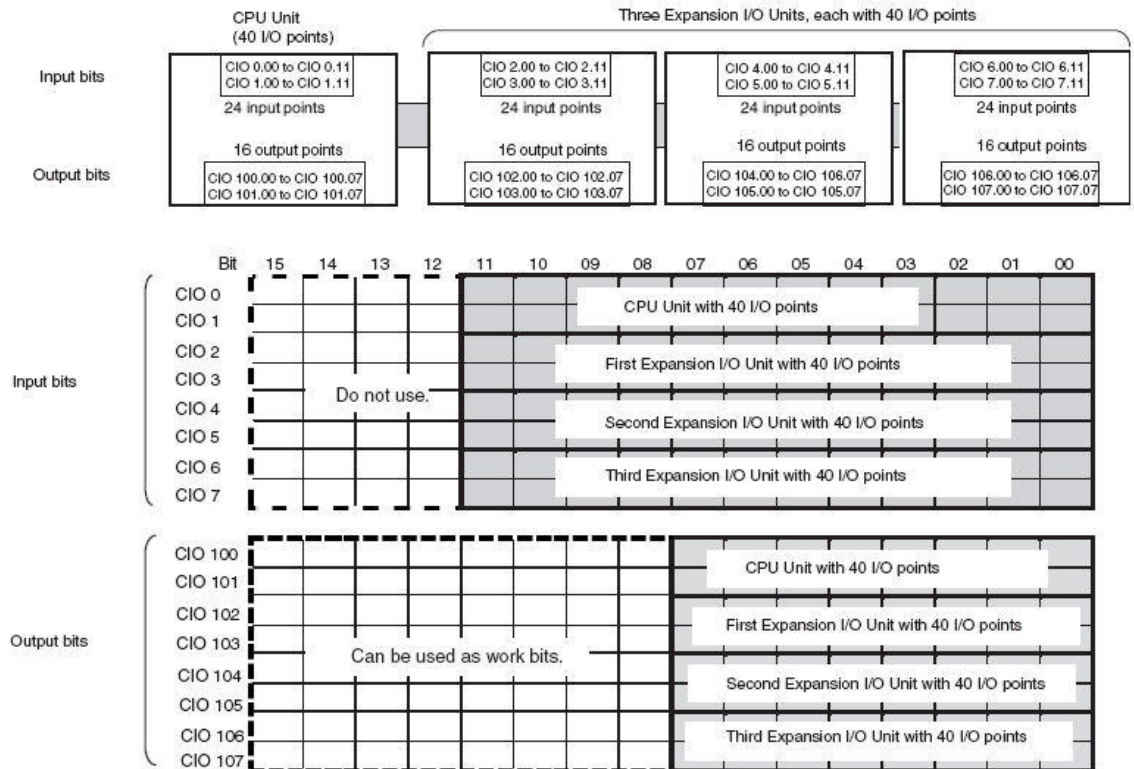
m: indica el siguiente canal de entradas después del canal de entrada asignado a la Unidad de Expansión, Unidad de Expansión de E/S, o CPU que hay a su izquierda.

n: indica el siguiente canal de salidas después del canal de salidas asignado a la Unidad de Expansión, Unidad de Expansión de E/S, o CPU que hay a su izquierda.

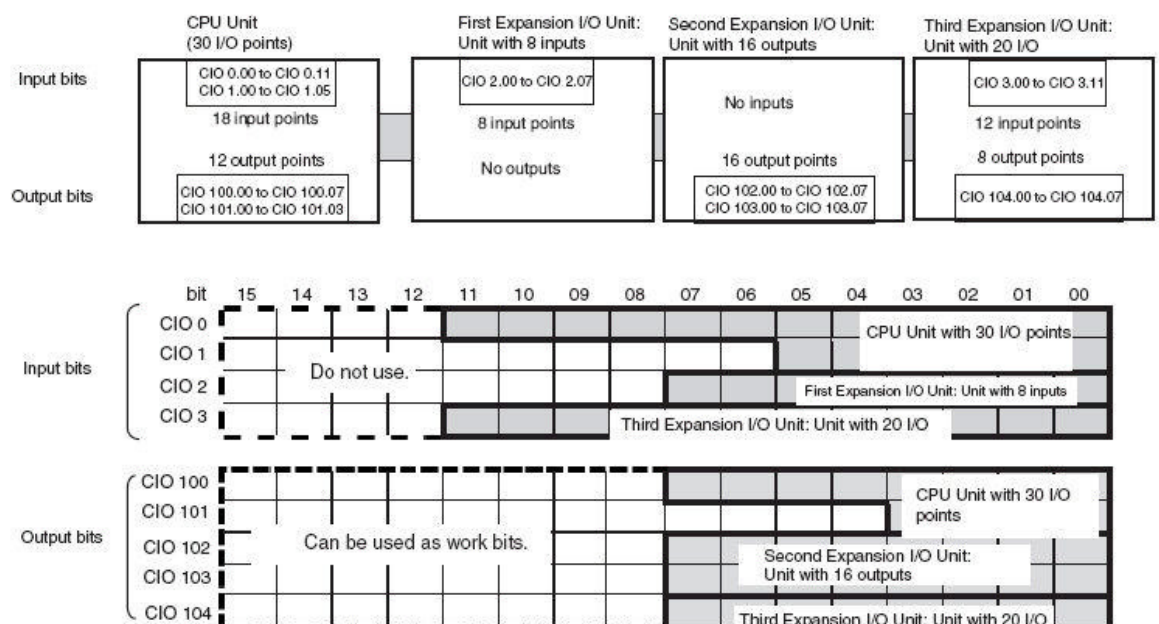
Ejemplo 1: Máxima capacidad de E/S

Consiste en una CPU de 40 puntos de E/S y tres Unidades de Expansión de E/S de 40 puntos cada una.

Cuando se conectan Unidades de Expansión de E/S de 40 puntos de E/S, se pueden controlar hasta 160 puntos de E/S (96 E y 64 S).



Ejemplo 2: Conexión de Unidades de Expansión de sólo Entradas o sólo Salidas



✎ Asignación de canales de las Unidades de Expansión

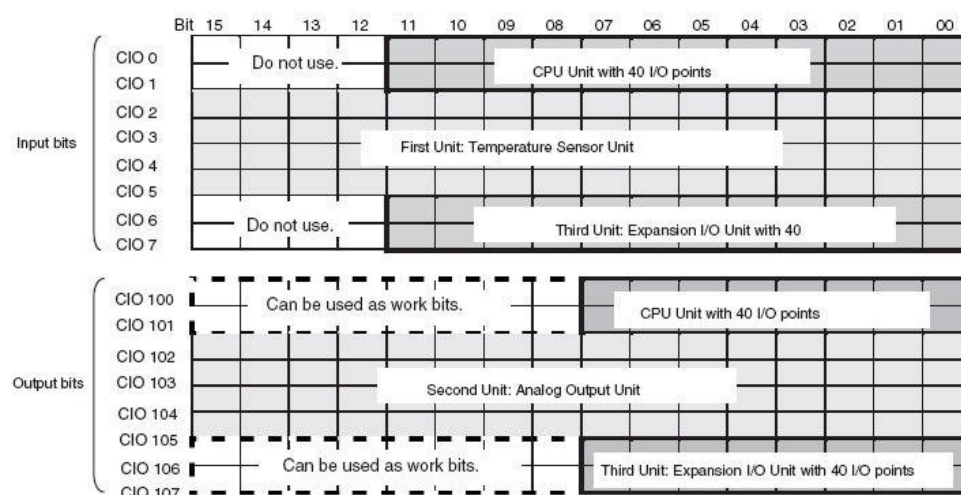
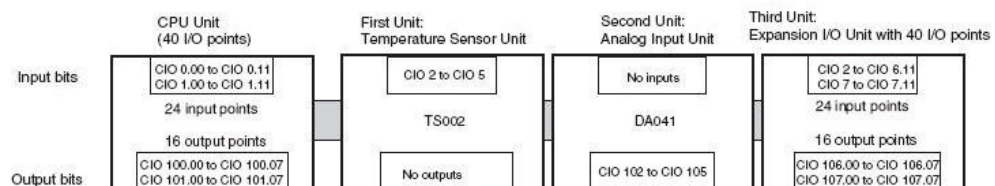
Unidad de Expansión	Unidad de Expansión de E/S	Unidad de Expansión de E/S	Unidad de Expansión de E/S	Unidad de Expansión de E/S
Unidad de Expansión de E/S	Unidad de Expansión de E/S	Unidad de Expansión de E/S	Unidad de Expansión de E/S	Unidad de Expansión de E/S
Unidad de Expansión de E/S	Unidad de Expansión de E/S	Unidad de Expansión de E/S	Unidad de Expansión de E/S	Unidad de Expansión de E/S
Unidad de Expansión de E/S	Unidad de Expansión de E/S	Unidad de Expansión de E/S	Unidad de Expansión de E/S	Unidad de Expansión de E/S
Unidad de Expansión de E/S	Unidad de Expansión de E/S	Unidad de Expansión de E/S	Unidad de Expansión de E/S	Unidad de Expansión de E/S
Unidad de Expansión de E/S	Unidad de Expansión de E/S	Unidad de Expansión de E/S	Unidad de Expansión de E/S	Unidad de Expansión de E/S
Unidad de Expansión de E/S	Unidad de Expansión de E/S	Unidad de Expansión de E/S	Unidad de Expansión de E/S	Unidad de Expansión de E/S
Unidad de Expansión de E/S	Unidad de Expansión de E/S	Unidad de Expansión de E/S	Unidad de Expansión de E/S	Unidad de Expansión de E/S
Unidad de Expansión de E/S	Unidad de Expansión de E/S	Unidad de Expansión de E/S	Unidad de Expansión de E/S	Unidad de Expansión de E/S
Unidad de Expansión de E/S	Unidad de Expansión de E/S	Unidad de Expansión de E/S	Unidad de Expansión de E/S	Unidad de Expansión de E/S

m: indica el siguiente canal de entradas después del canal de entrada asignado a la Unidad de Expansión, Unidad de Expansión de E/S, o CPU que hay a su izquierda.

n: indica el siguiente canal de salidas después del canal de salidas asignado a la Unidad de Expansión, Unidad de Expansión de E/S, o CPU que hay a su izquierda.

Ejemplo: Canales asignados para las Unidades de Expansión

CPU Unit with 40 I/O Points + TS002 + DA041 + 40ED

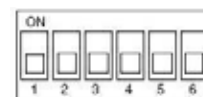


4. Áreas de memoria

Área			Tamaño	Rango
Área CIO	Área de E/S	Entradas	1600 bits (100 canales)	CIO 0 a CIO 99
		Salidas	1600 bits (100 canales)	CIO 100 a CIO 199
	Área Link 1:1		1024 bits (64 canales)	CIO 3000 a CIO 3063
	Área PLC Link Serie		1440 bits (90 canales)	CIO 3100 a CIO 3189
	Área de Trabajo		14400 bits (900 canales)	CIO 3800 a CIO 6143
Área de Trabajo			8192 bits (512 canales)	W000 a W511
Área de Retención			8192 bits (512 canales)	H000 a H511
Área Auxiliar			15360 bits (960 canales)	A000 a A959
Área de relé temporal TR			16 bits	TR0 a TR15
Área de Memoria de Datos			32768 canales	D00000 a D32767
Flags de Temporizadores			4096 bits	T0000 a T4095
Flags de Contadores			4096 bits	C0000 a C4095
PVs de Temporizadores			4096 canales	T0000 a T4095
PVs de Contadores			4096 canales	C0000 a C4095
Área de Flags de Tareas			32 bits	TK0 a TK31
Registros Indirectos			16 registros	IR0 a IR15
Registros de datos			16 registros	DR0 a DR15

5. DIP-Switches

Funcionalidad de los switches de las CPUs de 30 y 40 puntos:



Nº	Selección	Descripción	Aplicación	Por defecto
SW1	ON	UM protegida	Proteger el programa contra sobreescritura no deseada	OFF
	OFF	UM no protegida		
SW2	ON	Transferencia automática de cassette de memoria a CPU	Permite realizar el volcado del programa, memoria de datos y configuración, desde el cassette de memoria a la CPU	OFF
	OFF	Datos no transferidos		
SW3	ON	A395.12 a ON	Muy útil para chequear el programa sin necesidad de cablear una entrada física	OFF
	OFF	A395.12 a OFF		
SW4	ON	Toolbus	Establece unos parámetros de comunicación fijos para el Slot 1 (Toolbus)	OFF
	OFF	Según configuración del PLC		
SW5	ON	Toolbus	Establece unos parámetros de comunicación fijos para el Slot 2 (Toolbus)	OFF
	OFF	Según configuración del PLC		
SW6	OFF	Mantener a OFF	---	OFF

Comunicac. Serie	Características	Método de configuración de la CPU
Bus de Periféricos (Toolbus)	Este modo es más rápido, por lo que se utiliza generalmente en conexiones con CX-Programmer. - Sólo son posibles conexiones 1:1 - La velocidad es autodetectada por el puerto	Poner a ON el SW4 (Puerto Serie 1) u el SW5 (Puerto Serie 2). Esta configuración habilita conexiones por el bus de periféricos independientemente de la configuración del puerto en el PLC.
Host Link (SYSWAY)	Protocolo estándar para ordenadores host con conexiones 1:1 o 1:N. - Más lento que Toolbus - Permite conexiones vía módem o adaptadores ópticos, o largas distancias o conexiones 1:N vía RS422/485	Poner a OFF el SW4 (Puerto Serie 1) u el SW5 (Puerto Serie 2). La configuración de los puertos queda establecida según la con la configuración en el PLC. Por defecto: Host Link, 7,2,Par.

6. Funciones avanzadas y Salidas de pulsos

Se van a describir en esta sección, las funciones avanzadas del CP1L que permiten cubrir las necesidades de aplicaciones específicas.

6.1 Funciones de interrupción

6.1.1 Interrupciones de entrada (Modo Directo)

6.1.2 Interrupciones de entrada (Modo Contador)

6.1.3 Interrupciones temporizadas

6.1.4 Interrupciones de conteo de alta velocidad

6.2 Entradas de respuesta rápida

6.3 Comunicaciones serie

6.3.1 PLC-Link

6.3.2 Modbus-RTU

6.3.3 NT-Link 1:1 y 1:N

6.3.4 No-Protocol

6.3.5 Hostlink

6.3.6 Link 1:1

6.4 Configuraciones de la entrada externa analógica y del potenciómetro analógico

6.5 Operación sin batería

6.6 Cassette de memoria

6.7 Protección del programa

6.8 Funciones de diagnóstico de fallo

6.9 Reloj

6.10 Salidas de Pulsos

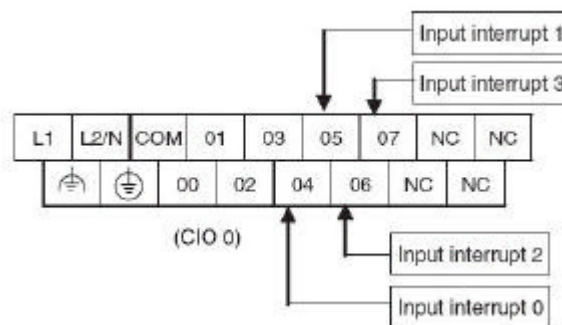
6.1 Funciones de interrupción

El procesamiento de la CPU, normalmente es cíclico (chequeo ↗ Ejecución de programa ↗ Refresco de E/S ↗ Servicio a periféricos), con tareas cíclicas almacenadas en la memoria de programa. Las funciones de interrupción son utilizadas para romper temporalmente este procesamiento cíclico y ejecutar una parte de programa en particular cuando se den una serie de circunstancias.

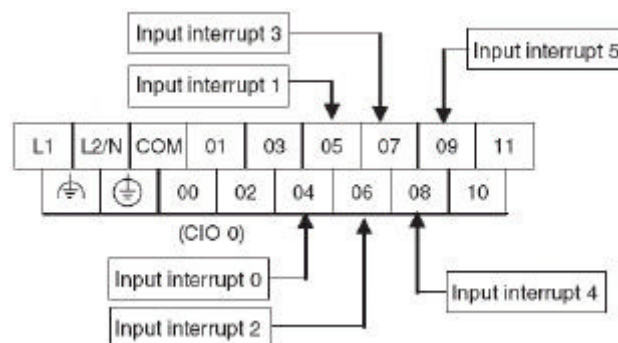
6.1.1 Interrupciones de entrada (Modo Directo)

Esta función ejecuta una tarea de interrupción cuando se recibe un pulso de la señal de entrada correspondiente (flanco ascendente o descendente).

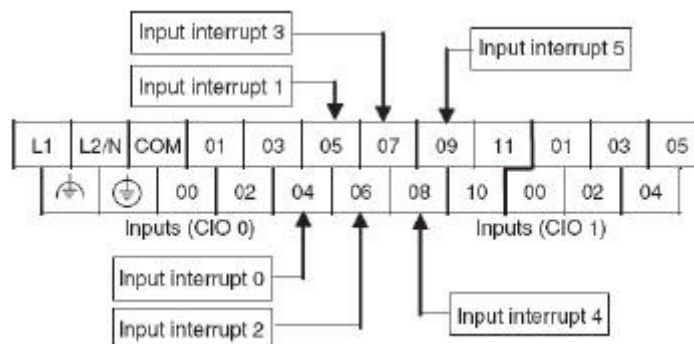
Bloque Terminal de entradas para CPU de 14 puntos de E/S



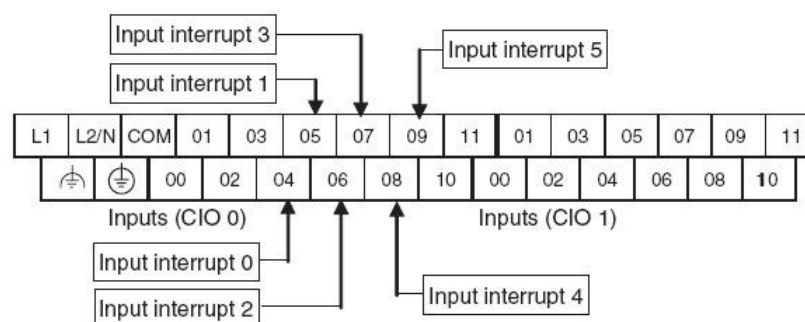
Bloque Terminal de entradas para CPU de 20 puntos de E/S



Bloque Terminal de entradas para CPU de 30 puntos de E/S

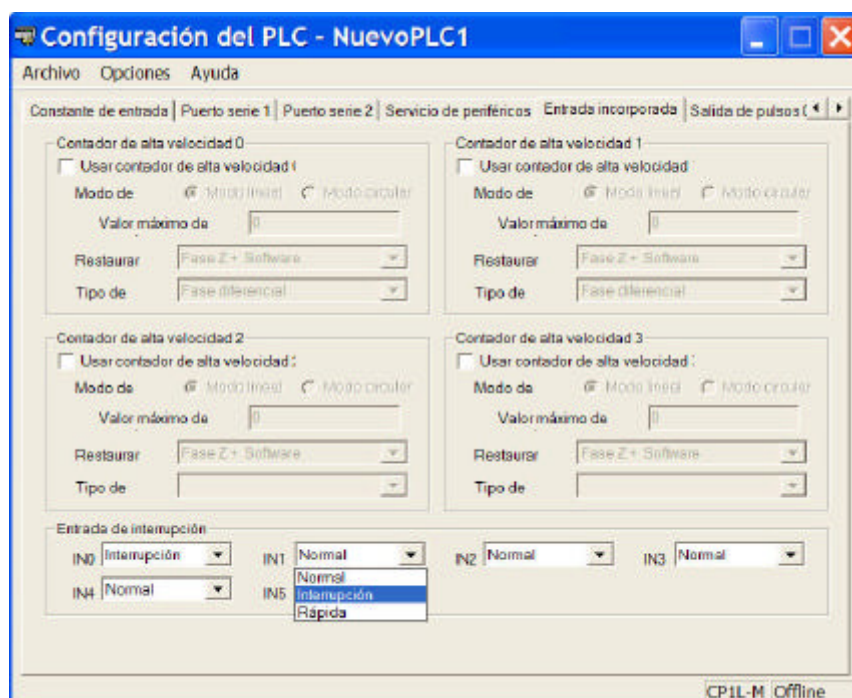


Bloque Terminal de entradas para CPU de 40 puntos de E/S

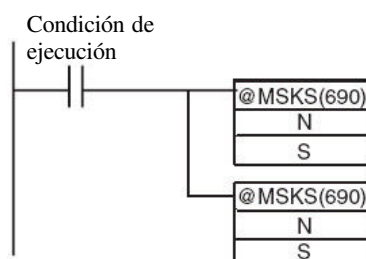


Bloque Terminal de entrada		Entradas de Interrupción según CPU				Tarea
Canal	Bit	CPU de 40 puntos E/S	CPU de 30 puntos E/S	CPU de 20 puntos E/S	CPU de 14 puntos E/S	
CIO 0	04	Entrada de Interrupción 0	Entrada de Interrupción 0	Entrada de Interrupción 0	Entrada de Interrupción 0	Tarea de Interrupción 140
	05	Entrada de Interrupción 1	Entrada de Interrupción 1	Entrada de Interrupción 1	Entrada de Interrupción 1	Tarea de Interrupción 141
	06	Entrada de Interrupción 2	Entrada de Interrupción 2	Entrada de Interrupción 2	Entrada de Interrupción 2	Tarea de Interrupción 142
	07	Entrada de Interrupción 3	Entrada de Interrupción 3	Entrada de Interrupción 3	Entrada de Interrupción 3	Tarea de Interrupción 143
	08	Entrada de Interrupción 4	Entrada de Interrupción 4	Entrada de Interrupción 4	-	Tarea de Interrupción 144
	09	Entrada de Interrupción 5	Entrada de Interrupción 5	Entrada de Interrupción 5	-	Tarea de Interrupción 145

Configuración de las entradas de interrupción desde CX-Programmer



Para utilizar las entradas de interrupción se debe ejecutar la instrucción MSKS(690). Esta instrucción tiene dos funciones que deben utilizarse en combinación:



1. Especifica si la entrada de interrupción se activa por flanco ascendente o descendente.

2. Habilita o deshabilita la entrada de interrupción.

Operandos MSKS(690)

Entrada de interrupción	Tarea	Flanco ascendente o descendente		Habilitar/deshabilitar entrada de interrupción	
		N	S	N	S
		Nº Entrada Interrupción	Condición de ejecución	Nº Entrada Interrupción	Habilitar/Deshabilitar
Ent. Int. 0	140	110 (ó 10)	#0000: Flanco ascendente #0001: Flanco descendente	100 (ó 6)	#0000: interrupción habilitada #0001: interrupción deshabilitada
Ent. Int. 1	141	111 (ó 11)		101 (ó 7)	
Ent. Int. 2	142	112 (ó 12)		102 (ó 8)	
Ent. Int. 3	143	113 (ó 13)		103 (ó 9)	
Ent. Int. 4*	144	114 (ó 14)		104	
Ent. Int. 5*	145	115 (ó 15)		105	

* Las CPUs de 14 puntos de E/S no soportan las entradas de interrupción 4 y 5.

6.1.2 Interrupciones de entrada (Modo Contador)

Esta función cuenta los flancos ascendentes o descendentes de las señales de entrada y ejecuta una tarea de interrupción cuando la cuenta alcanza el valor configurado.

La frecuencia máxima de respuesta de la entrada es de 5 kHz en total, para todas las entradas de interrupción en modo contador.

Bits de entrada	Función		Canales del Contador	
	Entrada de Interrupción	Tarea de Interrupción	SV (0000 a FFFF)	PV
0.04	Ent. de Int. 0	140	A532	A536
0.05	Ent. de Int. 1	141	A533	A537
0.06	Ent. de Int. 2	142	A534	A538
0.07	Ent. de Int. 3	143	A535	A539
0.08*	Ent. de Int. 4*	144	A544	A548
0.09*	Ent. de Int. 5*	145	A545	A549

* Las CPUs de 14 puntos de E/S no soportan las entradas de interrupción 4 y 5.

Operandos MSKS(690)

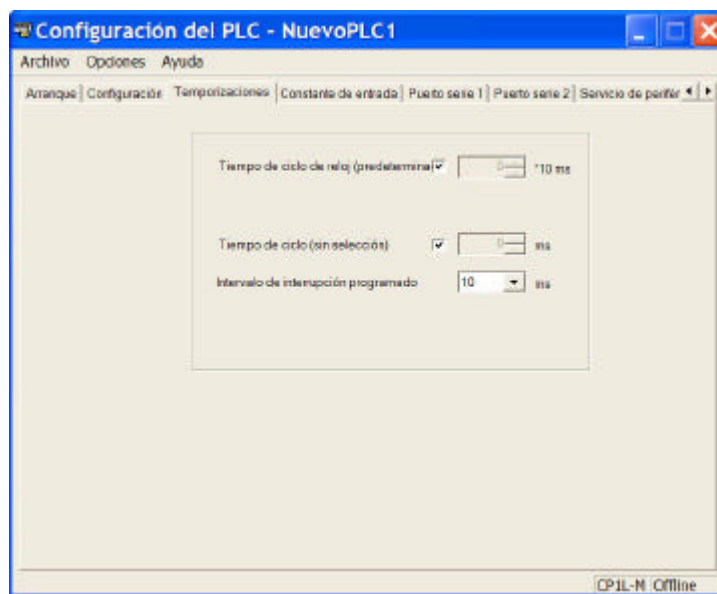
Entrada de interrupción	Tarea	Flanco ascendente o descendente		Habilitar/deshabilitar entrada de interrupción	
		N	S	N	S
		Nº Entrada Interrupción	Condición de ejecución	Nº Entrada Interrupción	Habilitar/Deshabilitar
Ent. Int. 0	140	110 (ó 10)	#0000: Flanco ascendente #0001: Flanco descendente	100 (ó 6)	#0002: comenzar la cuenta hacia abajo (decrementando) y habilitar las interrupciones #0003: comenzar la cuenta hacia arriba (incrementando) y habilitar las interrupciones
Ent. Int. 1	141	111 (ó 11)		101 (ó 7)	
Ent. Int. 2	142	112 (ó 12)		102 (ó 8)	
Ent. Int. 3	143	113 (ó 13)		103 (ó 9)	
Ent. Int. 4*	144*	114 (ó 14)		104	
Ent. Int. 5*	145*	115 (ó 15)		105	

* Las CPUs de 14 puntos de E/S no soportan las entradas de interrupción 4 y 5.

6.1.3 Interrupciones temporizadas

Esta función ejecuta una tarea de interrupción cada intervalo de tiempo, medido por el temporizador interno de la CPU. La tarea de interrupción temporizada se corresponde con la “tarea de interrupción 2”.

La base de tiempos se establece en el Setup del PLC y mediante la instrucción MSKS(690) se fija el intervalo de tiempo.



Operandos MSKS(690)

Operando		Intervalo de tiempo de la Interrupción (periodo)	
N	S	Base de tiempos configurable desde el Setup del PLC	Habilitar/Deshabilitar
Nº Interrupción temporizada	Tiempo de Interrupción		
Interrupción temporizada 0 (Tarea de interrupción 2) 14: Comenzar tras un reset. 4: Comenzar sin reset	#0000 a #270F (0 a 9999)	10 ms	10 a 99.990 ms
		1 ms	1 a 9.999 ms
		0.1 ms	0.5 a 999.9 ms

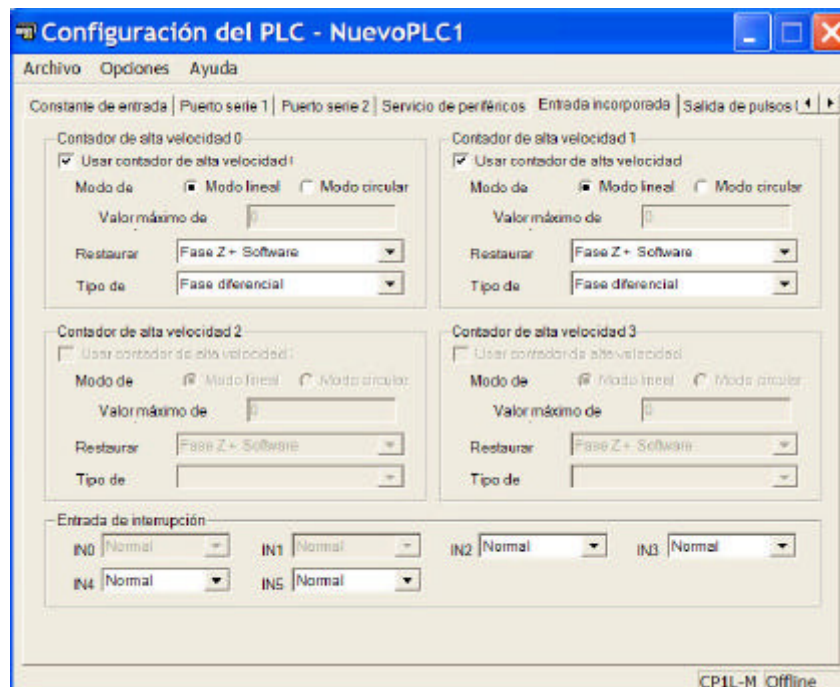
6.1.4 Interrupciones de conteo de alta velocidad

Esta función ejecuta una tarea de interrupción específica (0 a 255) cuando el valor (PV) del contador de alta velocidad incorporado en la CPU alcanza uno de los valores preestablecidos (comparación por valor) o se encuentra dentro de uno de los rangos fijados (comparación por rangos).

Utilizar la instrucción CTBL(882) para registrar la tabla de comparación.

Utilizar la instrucción CTBL(882) o INI(880) para iniciar la comparación.

Utilizar la instrucción INI(880) para parar la comparación.



CPUs de 20, 30 y 40 puntos de E/S

Terminal de Entradas		Configuraciones del contador de alta velocidad		
Canal	Bit	Monofase (entrada de pulsos incremental)	Bifase (fase diferencial x4, adelante/atrás, o pulso/dirección)	Búsqueda de origen
CIO 0	00	Contador 0: Entrada incremental	Contador 0: Fase A, Incremental, o entrada de conteo	
	01	Contador 1: Entrada incremental	Contador 0: Fase B, Decremental, o entrada de dirección	
	02	Contador 2: Entrada incremental	Contador 1: Fase A, Incremental, o entrada de conteo	
	03	Contador 3: Entrada incremental	Contador 1: Fase B, Decremental, o entrada de dirección	
	04	Contador 0: Entrada de Reset o Fase Z	Contador 0: Fase Z o entrada de Reset	
	05	Contador 1: Entrada de Reset o Fase Z	Contador 1: Fase Z o entrada de Reset	
	06	Contador 2: Entrada de Reset o Fase Z		Salida de pulsos 0: señal de entrada de origen
	07	Contador 3: Entrada de Reset o Fase Z		Salida de pulsos 1: señal de entrada de origen
	10			Salida de pulsos 0: señal de entrada de proximidad de origen
	11			Salida de pulsos 1: señal de entrada de proximidad de origen

CPUs de 14 puntos de E/S

Terminal de Entradas		Configuraciones del contador de alta velocidad		
Canal	Bit	Monofase (entrada de pulsos incremental)	Bifase (fase diferencial x4, adelante/atrás, o pulso/dirección)	Búsqueda de origen
CIO 0	00	Contador 0: Entrada incremental	Contador 0: Fase A, Incremental, o entrada de conteo	
	01	Contador 1: Entrada incremental	Contador 0: Fase B, Decremental, o entrada de dirección	
	02	Contador 2: Entrada incremental	Contador 1: Fase A, Incremental, o entrada de conteo	Salida de pulsos 0: señal de entrada de proximidad de origen
	03	Contador 3: Entrada incremental	Contador 1: Fase B, Decremental, o entrada de dirección	Salida de pulsos 1: señal de entrada de proximidad de origen
	04	Contador 0: Entrada de Reset o Fase Z	Contador 0: Fase Z o entrada de Reset	
	05	Contador 1: Entrada de Reset o Fase Z	Contador 1: Fase Z o entrada de Reset	
	06	Contador 2: Entrada de Reset o Fase Z		Salida de pulsos 0: señal de entrada de origen
	07	Contador 3: Entrada de Reset o Fase Z		Salida de pulsos 1: señal de entrada de origen

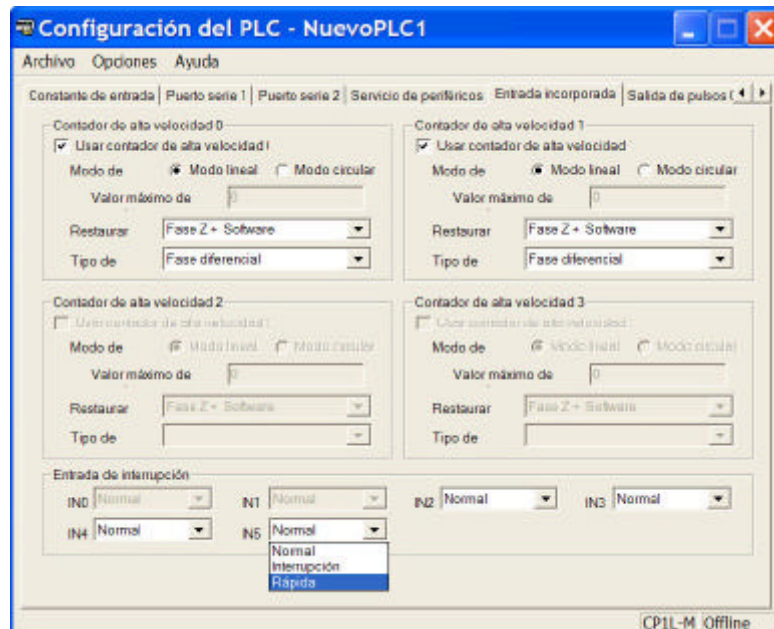
Áreas de memoria

Contenido		Contador de alta velocidad	
		0	1
PV	4 dígitos de menor peso	A271	A273
	4 dígitos de mayor peso	A270	A272
Flags de la Condición del Rango de Comparación	ON cuando el valor está dentro del Rango 1	A274.00	A275.00
	ON cuando el valor está dentro del Rango 2	A274.01	A275.01
	ON cuando el valor está dentro del Rango 3	A274.02	A275.02
	ON cuando el valor está dentro del Rango 4	A274.03	A275.03
	ON cuando el valor está dentro del Rango 5	A274.04	A275.04
	ON cuando el valor está dentro del Rango 6	A274.05	A275.05
	ON cuando el valor está dentro del Rango 7	A274.06	A275.06
	ON cuando el valor está dentro del Rango 8	A274.07	A275.07
Flags del estado de la Comparación	ON mientras la comparación está en progreso	A274.08	A275.08
Flags de Overflow/Underflow	ON si se ha producido un overflow o un underflow del PV durante la operación en modo lineal	A274.09	A275.09
Flags de la dirección de la cuenta	0: Decrementando 1: Incrementando	A274.10	A275.10

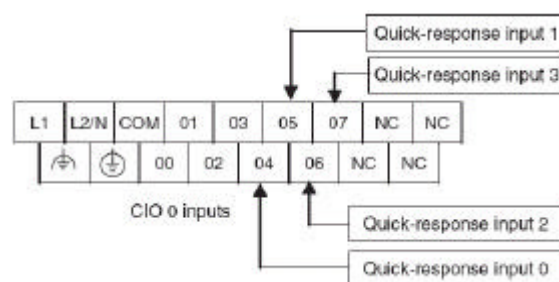
6.2 Entradas de respuesta rápida

Las entradas de respuesta rápida pueden leer pulsos cuyo un tiempo a ON es menor que el tiempo de ciclo (hasta de 50 μ s).

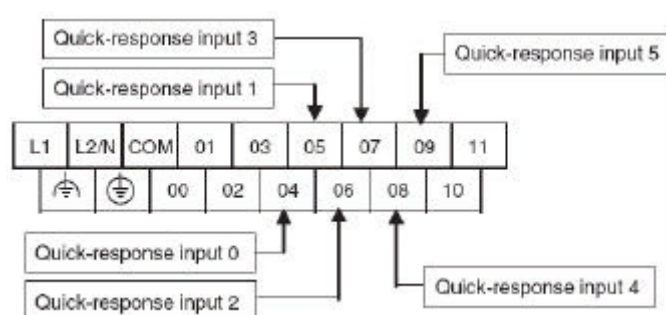
Utilizar el CX-Programmer para configurar en la pestaña de “Entrada incorporada” de la “Configuraciones del PLC” la entrada de respuesta rápida.



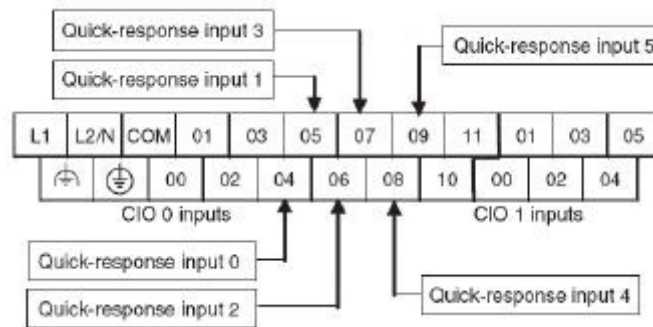
Bloque Terminal de entradas para CPU de 14 puntos de E/S



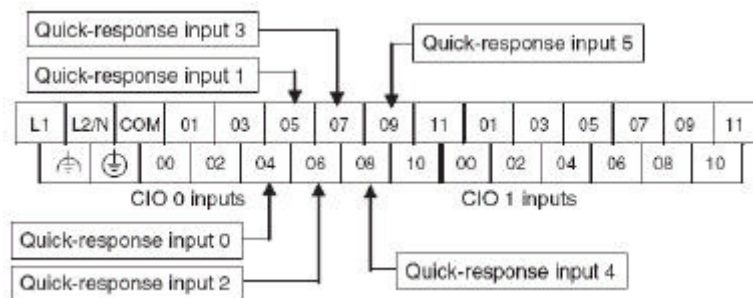
Bloque Terminal de entradas para CPU de 20 puntos de E/S



Bloque Terminal de entradas para CPU de 30 puntos de E/S



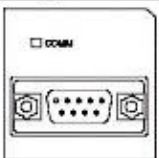
Bloque Terminal de entradas para CPU de 40 puntos de E/S



6.3 Comunicaciones serie

Todas las CPUs de la serie CP1L incorporan uno (CPUs de 20 y 14 puntos) o dos (CPUs de 30 y 40 puntos) slots para acoplar un módulo opcional que proporciona un interface de comunicación serie.

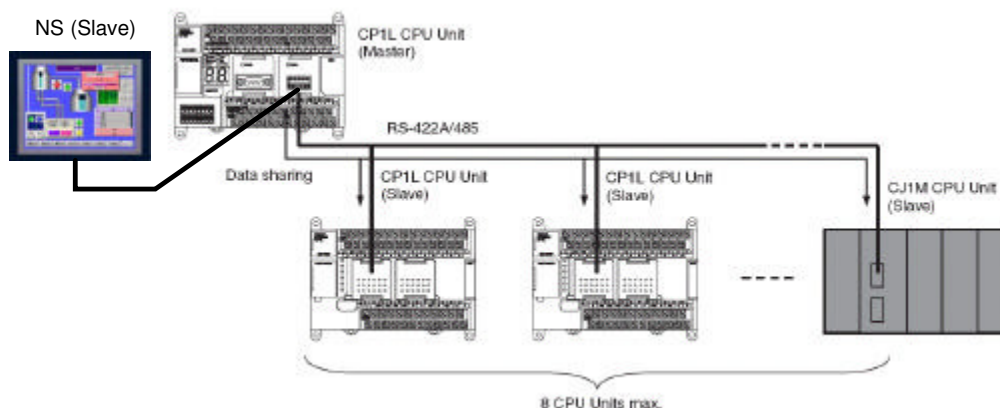
Option Boards for Serial Communications

Appearance	Name	Model	Port	Serial communications modes
	RS-232C Option Board	CP1W-CIF01	One RS-232C port (D-Sub, 9 pins, female)	Host Link, NT Link (1:N or 1:1 Link Master, 1:1 Link Slave), No-protocol, Serial PLC Link Slave, Serial PLC Link Master, Serial Gateway (conversion to CompoWay/F, conversion to Modbus-RTU), peripheral bus
	RS-422A/485 Option Board	CP1W-CIF11	One RS-422A/485 port (terminal block for females)	

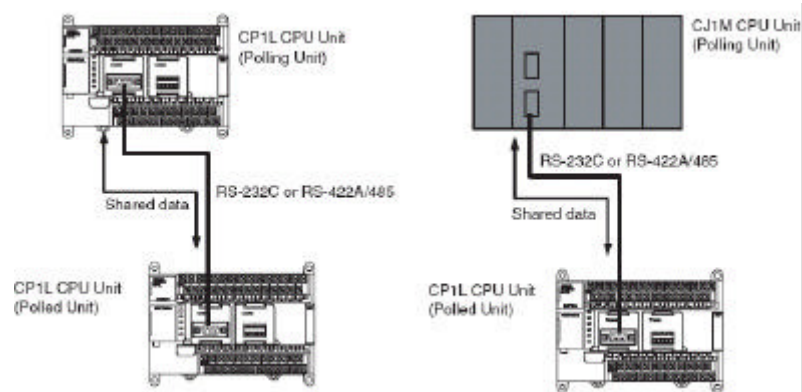
6.3.1 PLC-Link

- El PLC-Link permite el intercambio de datos entre PLCs, a través de los módulos opcionales serie RS232C ó RS422A/485, sin necesidad de programación especial.
- La configuración del puerto de comunicaciones se debe configurar en modo Serial PLC Link para habilitar esta funcionalidad.
- Se pueden conectar en PLC Link hasta **10 Equipos** (9 PLCs: 1 Maestro y 8 Esclavos) + 1 HMI NT/NS como Esclavo que sólo comunica con el Maestro.
- Los PLCs pueden ser CJ1M, CP1H y/o CP1L.
- Se comparten Máximo 10 words por equipo.
- Los canales que se comparte en PLC-Link son del CIO3100 al CIO3199.

Conexión 1:N

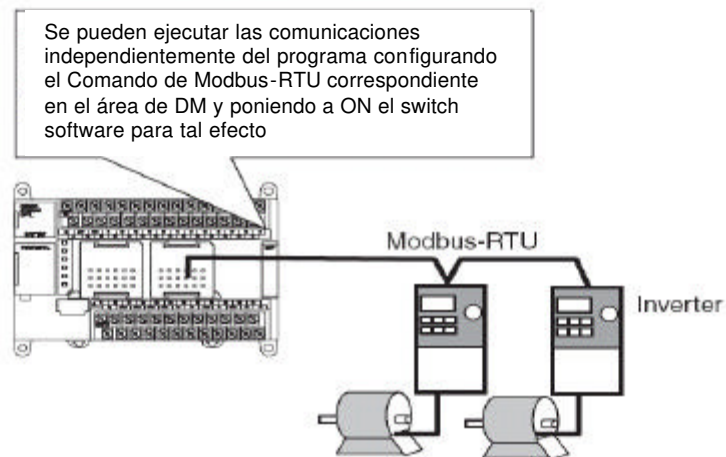


Conexión 1:1



6.3.2 Modbus-RTU

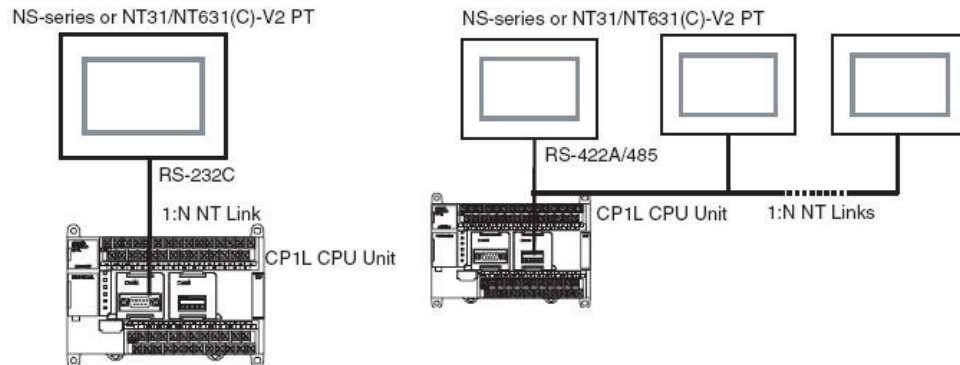
- ✎ Disponible para todos los modelos. Simplifica el control de Esclavos Modbus (ejemplo: Inverters) vía serie (RS232C o RS422A/485).
- ✎ El CP1L puede trabajar como maestro Modbus-RTU y enviar comandos Modbus-RTU mediante switches software.
- ✎ Una vez se indica la dirección del esclavo, la función, y los datos a enviar en zona de DMs, se pueden enviar o recibir mensajes con independencia del programa mediante switches software.
- ✎ El puerto del CP1L se debe configurar en modo Gateway (Puerta de enlace) para habilitar esta funcionalidad.



6.3.3 NT-Link 1:1 y NT-Link 1:N

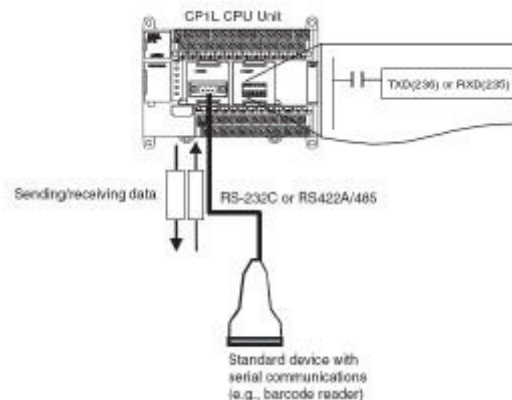
- ✎ Se pueden conectar los PLCs de las series CP para comunicar con PTs (terminales programables), utilizando el modo NT-Link 1:N.
- ✎ Es posible configurar NT-Links a alta velocidad, sólo con los PTs de las series NS o con los PTs NT31(C)-V2 ó NT631(C)-V2.
- ✎ Velocidades configurables: 38400 ó 115200 bps.

- El protocolo de comunicaciones NT-Link, fue desarrollado para posibilitar comunicaciones a alta velocidad entre PLCs y PTs. Hay dos modos de comunicaciones: NT-Link 1:1 en el cual un PLC se conecta a un PT, y NT-Link 1:N, en el cual un PLC se conecta a más de un PT.
- Con el protocolo NT-Link, el PLC responde automáticamente a comandos enviados desde el PT, por lo que no se requiere programación en el CP1L.



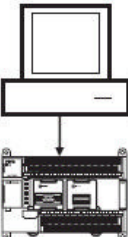
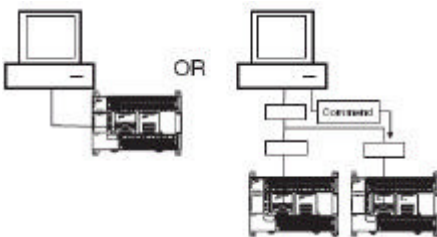
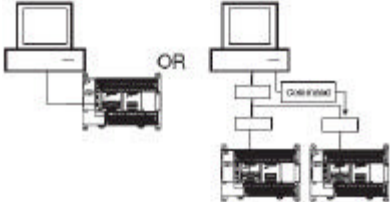
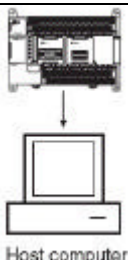
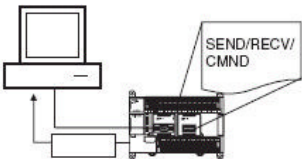
6.3.4 No-Protocol (TXD/RXD)

- Permite la comunicación con dispositivos estándar a través de interface RS232C ó RS422/485. Mediante las instrucciones TXD(236) y RXD(235) se gestionan desde el programa el envío y recepción de datos.



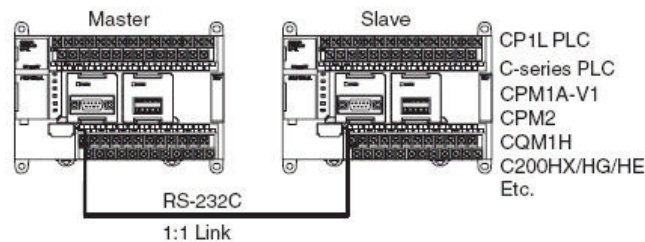
6.3.5 HostLink

La siguiente tabla muestra las funciones de comunicación host link posibles en los CP1L:

Flujo de comando	Tipo de comando	Método de comunicaciones	Configuración
PC 	Comando Host link (modo C) 	Crear la trama en el PC y enviar el comando al PLC. Recibir la respuesta desde el PLC. Utilizar este método para comunicar desde el PC al PLC en la red.	Conectar directamente el PC en el sistema 1:1 ó 1:N. 
	Comandos FINS enviado (con cabecera y terminación Host Link) 	Crear la trama en el PC y enviar el comando al PLC. Recibir la respuesta desde el PLC. Utilizar este método para comunicar desde el PC al PLC en la red.	Conectar directamente el PC en el sistema 1:1 ó 1:N. 
 Host computer	Comandos FINS enviado (con cabecera y terminación Host Link) 	Enviar la trama de comando con las instrucciones SEND, RECV o CMND de la CPU. Recibir la respuesta desde el PC. Utilizar este método para comunicar desde el PLC al PC, para transmitir información de estado, como información de error. El comando FINS será ubicado entre la cabecera host link y la terminación cuando es enviado. El comando FINS debe ser interpretado por el PC y éste, debe devolver una respuesta.	Conectar directamente el PC en un sistema 1:1. 

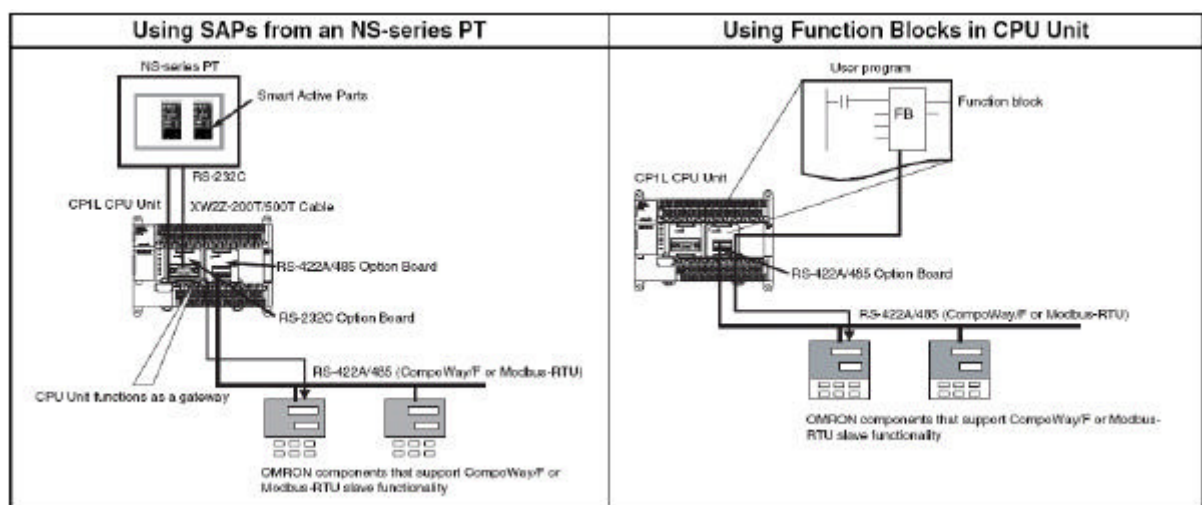
6.3.6 Link 1:1

- Permite conectar dos PLCs a través de sus puertos RS232C para crear áreas de enlace.
- Se puede crear un Link 1:1 entre los siguientes PLCs: CP1L, CQM1H, C200HX/HG/HE(-Z), CPM1A-V1, CPM1A-V1, CPM2A/B/C y SRM1(-V2).
- Configurar uno de los PLCs como Maestro Link 1:1 y el otro como Esclavo Link 1:1.
- El área Link 1:1 en el CP1L es desde el CIO 3000 al CIO 3015. En los CQM1H y C200H@ es desde el LR00 al LR15.



6.3.7 Comunicaciones a través de SAP y FB

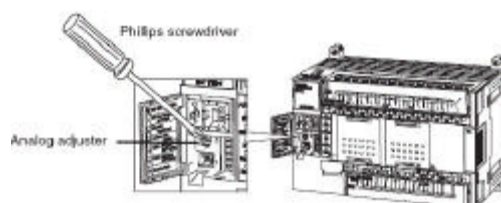
- Se puede acceder fácilmente desde el puerto RS232C ó RS422A/485 de los módulos opcionales de la CPU del CP1L a componentes OMRON que soportan Compoway/F o Modbus-RTU, mediante Smart Active Parts (SAPs) desde los PT de las series NS, o utilizando bloques de función (FBs) en la programa del CP1L.
- El puerto del CP1L se debe configurar en modo Gateway (Puerta de enlace) para habilitar esta funcionalidad.
- Cuando el comando FINS es recibido, el mensaje se convierte automáticamente al protocolo correspondiente (tramas Compoway/F o Modbus-RTU) y se envía por el puerto serie. Las respuestas se convierten de la misma forma.



6.4 Configuraciones de la entrada externa analógica y del potenciómetro analógico

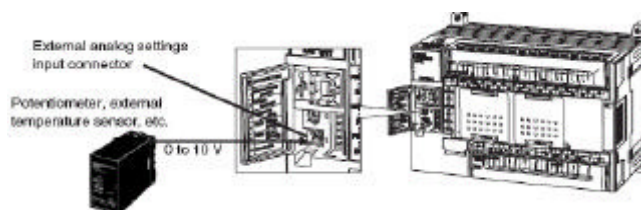
Potenciómetro analógico

Modificando la posición del potenciómetro analógico del CP1L, se puede cambiar el valor del PV en el Área Auxiliar (A642) entre un rango de 0 a 255.



Entrada externa analógica

Cuando se aplica una tensión de 0 a 10 V en el terminal de la entrada externa analógica del CP1L, el valor PV de tensión es convertido de analógico a digital en el canal A643. Rango del PV, de 0 a 256 (0000 a 0100 hex).



6.5 Operación sin batería

Con la CPU del CP1L, haciendo una copia de seguridad de datos en la memoria flash no volátil incorporada, es posible trabajar sin tener montada la batería para mantener la información.

La memoria de E/S (CIO), al ser refrescada en cada ciclo de scan, no es salvada en dicha memoria flash.

Si la batería está montada y no se está trabajando en modo “libre de batería”, los HRs, CNTs y DMs se mantienen ante cortes de alimentación. En este caso, será necesario configurar los valores requeridos, mediante programa.

Cuando se lleva a cabo una modificación sobre el programa o el Setup del PLC (configuración del PLC), automáticamente se vuelcan las modificaciones realizadas sobre la memoria flash.

6.6 Cassette de memoria

Permite el almacenamiento de información del PLC en memoria no-volátil.

Funcionalidad:

- ✍ Copiado de datos (programa, parámetros,...) para duplicar máquinas sin utilizar CX-Programmer.
- ✍ Backup en caso de sustitución del equipo.
- ✍ Escritura y actualización de datos en caso de modificación/ actualización de la máquina.

Modelo	Especificaciones	
CP1W-ME05M	Tamaño	512 kwords
	Almacenamiento	Programa, Setup del PLC, comentarios, FBs, valores iniciales de DMs, DMs de la RAM.
	Escritura	Desde CX-Programmer (PLC ✍ Editar ✍ Cassette de memoria)
	Lectura	Desde CX-Programmer o al dar tensión con el SW2 a ON.

6.7 Protección del programa

Las CPUs de la serie CP1L, soportan las siguientes funciones de protección del programa:

- ✍ Protección de lectura desde CX-Programmer.
- ✍ Protección contra escritura utilizando el DIP-switch.
- ✍ Configuración de protección contra escritura desde CX-Programmer.
- ✍ Protección contra escritura frente al envío de comandos FINS a la CPU vía red.
- ✍ Prohibición de crear un archivo de programa (*.OBJ) en el cassette de memoria. Esto prohibirá recuperar los datos del PLC desde CX-Programmer.

Es posible proteger tanto el programa completo, como tareas individualmente.

Para ver estas funciones con más detalle, referirse a la sección 6.7 “Program Protection” del manual de operación del CP1L W462-E1-01.

6.8 Funciones de diagnóstico de fallo

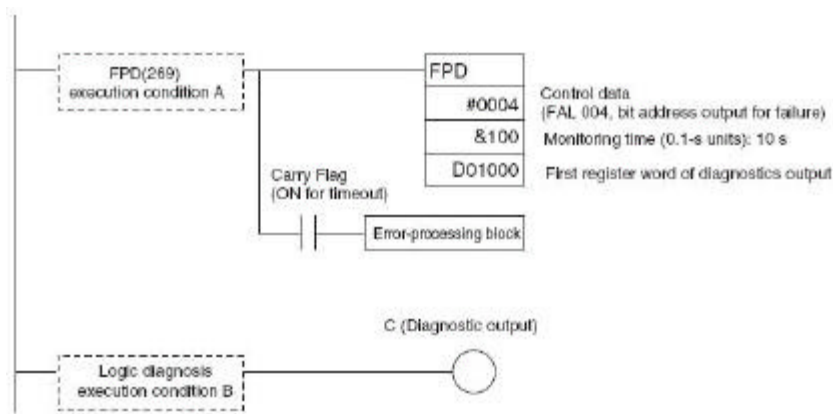
6.8.1 Instrucciones de alarma de fallo: FAL(006)/FALS(007)

Las funciones FAL(006) y FALS(007) generan errores definidos por el usuario. FAL(006) provoca un error no-fatal, mientras que FALS(007) produce un error fatal en la CPU y para la ejecución del programa.

- ✍ Activa el flag de error FAL(A402.15) o error FALS(A401.06).
- ✍ El error correspondiente es escrito en A400.
- ✍ El código de error y la hora a la que se ha producido, se almacenan en el "Error Log" (Registro de error).
- ✍ Se muestra el error en el led indicador de error de la CPU.

6.8.2 Detección del punto de fallo: FPD(269)

FPD(269) realiza una monitorización del tiempo y del diagnóstico de las condiciones lógicas. La función de monitorización de tiempo, genera un error no-fatal con el número FAL indicado, si la salida de diagnóstico no cambia a ON durante el tiempo de monitorización especificado. La función de diagnóstico de las funciones lógicas, indica que bit de entrada evita que el estado de la salida cambie a ON.



En el ejemplo anterior, se genera un error FAL 004 si la salida "C" no es activada antes de 10 seg. desde la activación de "A". A partir de la dirección D01000 se registran los bits que están provocando que la salida "C" no se esté activando.

6.8.3 Simulación de errores de sistema

Las instrucciones FAL(006) y FALS(007) pueden utilizarse intencionadamente para generar errores de sistema fatales o no-fatales, para comprobar la respuesta del sistema frente a estos incidentes.

Nombre	Dirección	Operación
Número de FAL/ FALS para la simulación de errores de sistema	A529	Seleccionar un nº libre FAL/FALS para simular un error de sistema. 0001 a 01FF hex: ocupados por FAL/FALS (del 1 al 511) 0000 ó 0200 a FFFF: libres para simulación.

6.8.4 Bit de salida a OFF

Como una medida de emergencia cuando ocurre un error, todas las salidas físicas conmutan a OFF activando este bit (A500.15). El modo de operación se mantendrá en RUN ó MONITOR, pero todas las salidas se desactivarán.

6.9 Reloj

Las CPUs de la serie CP1L incluyen un reloj interno que es mantenido con la batería. Los datos actuales se refrescan en las siguientes posiciones de memoria en cada ciclo de scan:

Nombre	Dirección	Función
Datos del reloj: A351 a A354	A351.00 a A351.07	Segundos: 00 a 59 (BCD)
	A351.08 a A351.15	Minutos: 00 a 59 (BCD)
	A352.00 a A352.07	Horas: 00 a 23 (BCD)
	A352.08 a A352.15	Día del Mes: 00 a 31 (BCD)
	A353.00 a A353.07	Mes: 01 a 12 (BCD)
	A353.08 a A353.15	Año: 00 a 99 (BCD)
	A354.00 a A354.07	Día de la semana: 00: Domingo 01: Lunes 02: Martes 03: Miércoles 04: Jueves 05: Viernes 06: Sábado

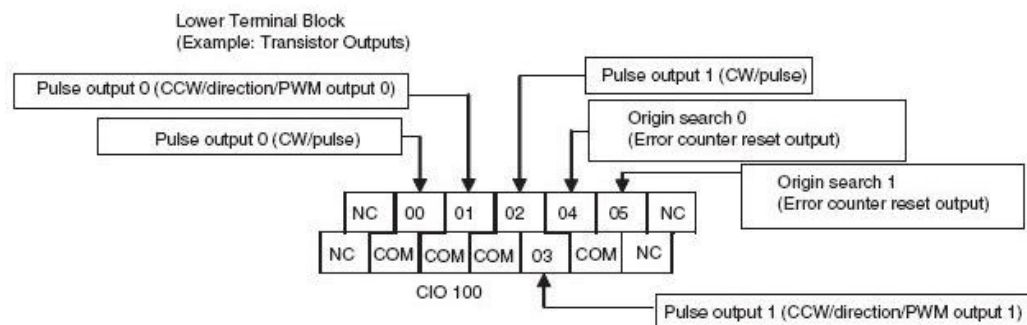
6.10 Salidas de Pulsos

La CPU puede generar pulsos de salida a través de las salidas incorporadas en las series CP1L, para realizar posicionados (modo independiente) o controles de velocidad (modo continuo) con un servo driver que acepte pulsos de entrada.

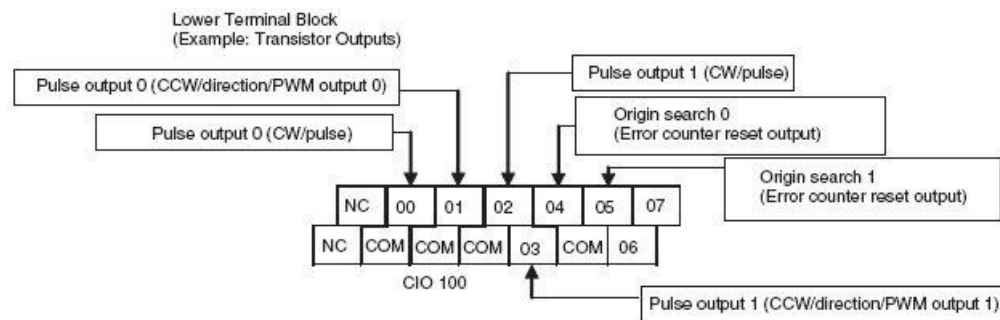
- Realizar un posicionado sencillo
 - *Instrucciones SPED, ACC y PLS2.*
- Realizar búsqueda y retorno a origen
 - *Instrucción ORG.*
- Cambio de posición de destino durante el posicionado
 - *Instrucción PLS2.*
- Cambio de velocidad por pasos (control de velocidad)
 - *Instrucción ACC en modo "Continuo".*
- Cambio de velocidad por pasos (control de posición)
 - *Instrucción ACC en modo "Independiente" o PLS2.*
- Posicionado fijo después de recibir señal de disparo
 - *Lanzar instrucción PLS2 una vez iniciado el posicionado con SPED o ACC en modo "Continuo".*
- Después de determinar el origen, realizar un posicionado en coordenadas absolutas
 - *La dirección de los pulsos es determinada en el propio sistema de coordenadas.*
- Realizar un control triangular
 - *Instrucción ACC en modo "Independiente" o PLS2.*
- Salida de pulsos de modulación variable para control de temperatura con proporcional por tiempo
 - *Control a través de senales de entrada analógicas e instrucción PWM.*

Los siguientes esquemas muestran los terminales que pueden ser utilizados para salidas de pulsos en cada CPU:

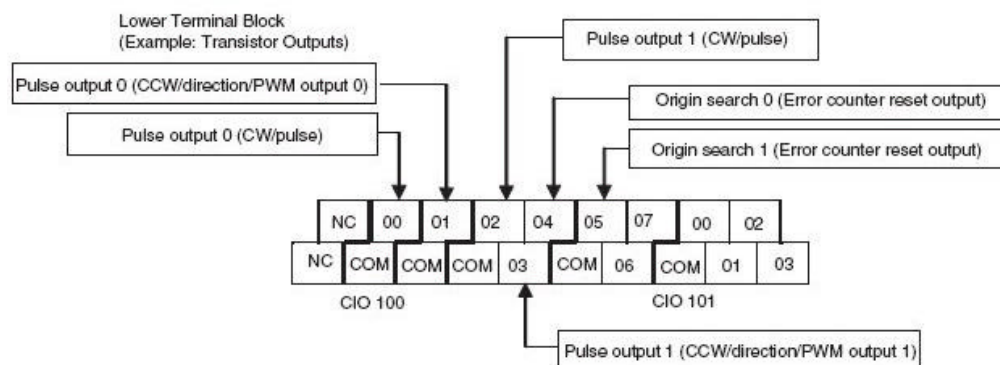
Salidas de Pulsos para CPU de 14 puntos de E/S



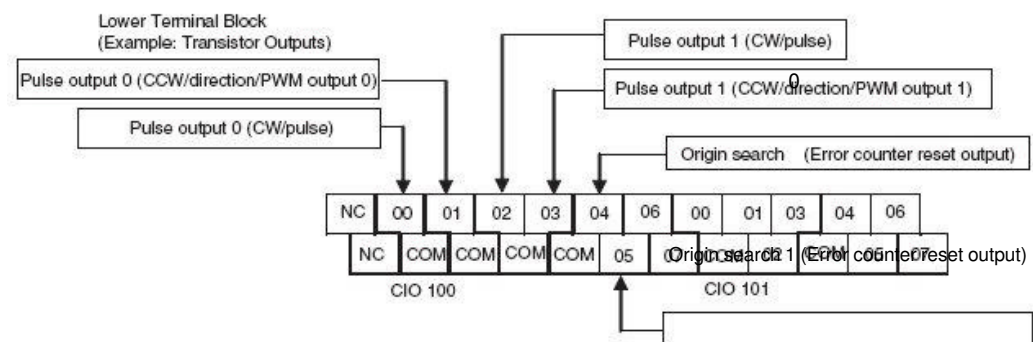
Salidas de Pulsos para CPU de 20 puntos de E/S



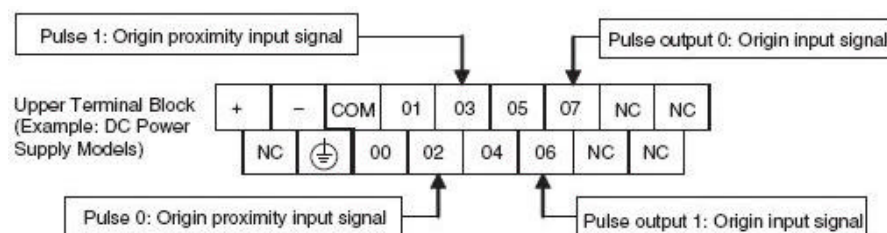
Salidas de Pulsos para CPU de 30 puntos de E/S



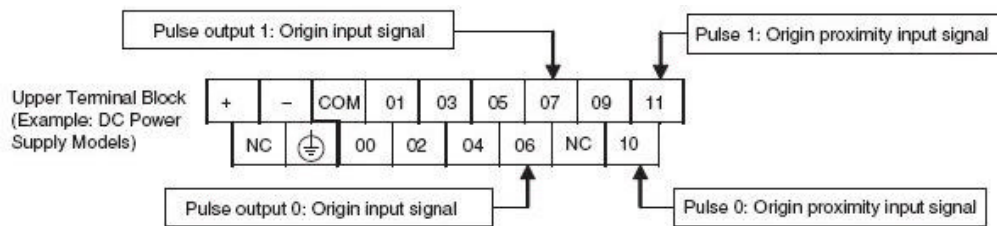
Salidas de Pulsos para CPU de 40 puntos de E/S



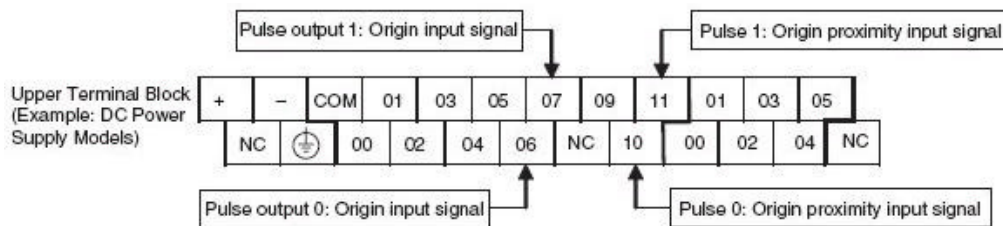
Bloque Terminal de entradas para CPU de 14 puntos de E/S



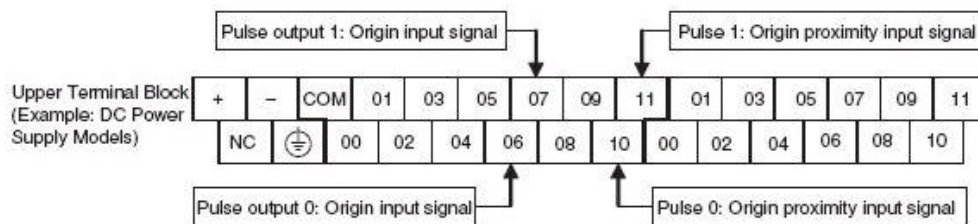
Bloque Terminal de entradas para CPU de 20 puntos de E/S



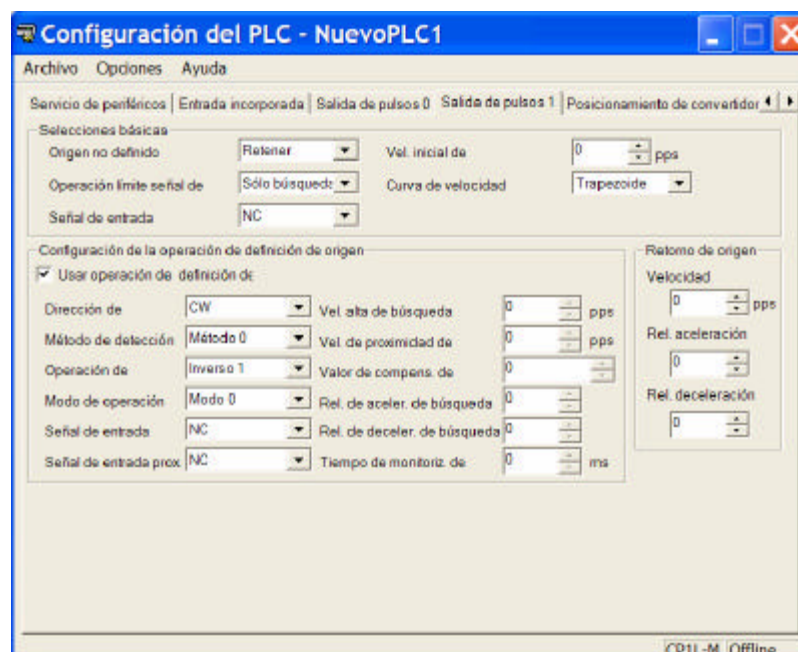
Bloque Terminal de entradas para CPU de 30 puntos de E/S



Bloque Terminal de entradas para CPU de 40 puntos de E/S



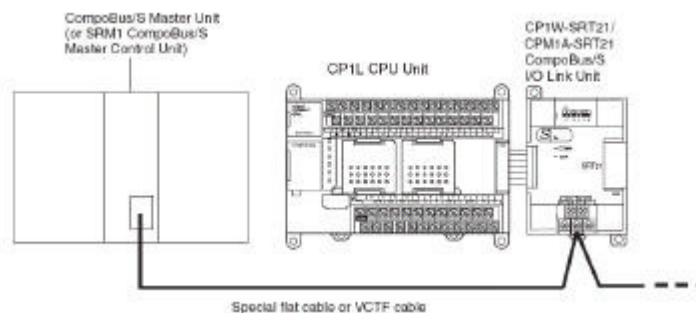
Configuración de las salidas de pulsos desde CX-Programmer



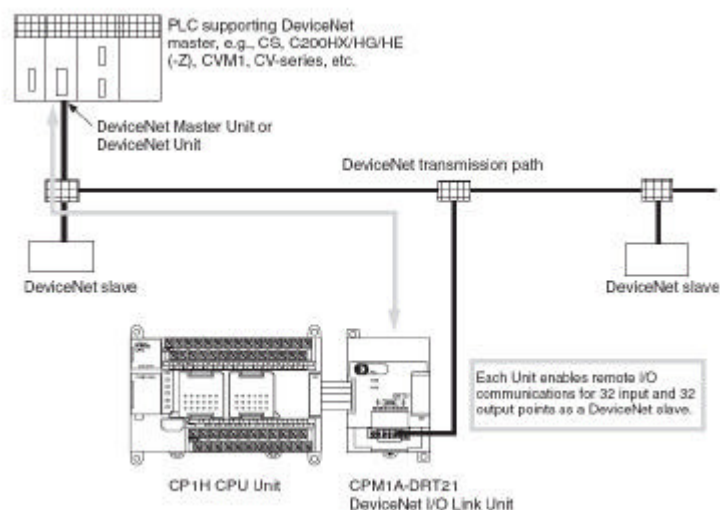
7. Solución en comunicaciones abiertas

Comunicaciones abiertas en las que es posible incluir un PLC de la serie CP1L:

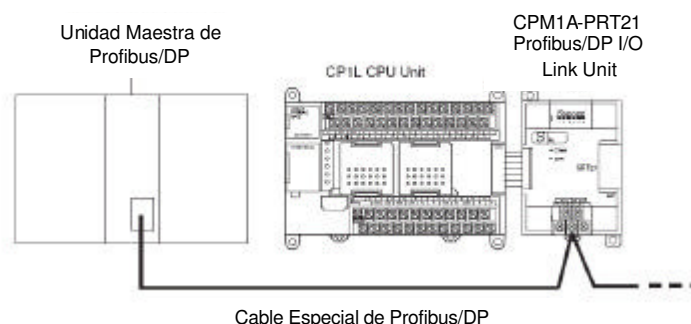
✍ Esclavo de Compobus/S



✍ Esclavo de DeviceNet



✍ Esclavo de Profibus/DP



✍ A futuro: Maestro de Componet y Esclavo de Ethernet/IP

8. Prueba de comunicación: CP1L-V1000

El objetivo de esta práctica es establecer comunicación a través del puerto 2 del CP1L con un variador de frecuencia V1000.

Se ha instalado un módulo CP1W-CIF11 en el slot 2 de la CPU.

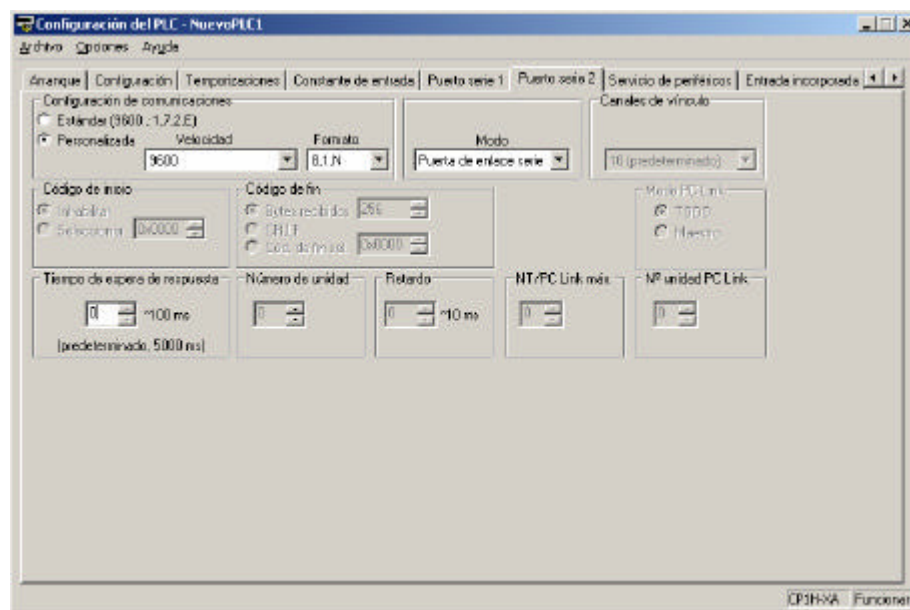
Parámetros de comunicación: RS422, 115200bps, 8, 1 y sin paridad.



Parametrización del variador de frecuencia:

- A1-01 = 2 Acceso a parámetros
 - H5-05 = 0 Sin detección de Time-Over
 - O1-03 = 0
 - O1-10 = 5000
 - O1-11 = 2
- Unidades de frecuencia (0.01 Hz)
- H5-01 = 1 N° Nodo (1)
 - H5-02 = 8 Baudrate 115200 bps
 - H5-03 = 0 Sin paridad
 - H5-06 = 10 Tiempo de espera de respuesta (10 ms)
 - H5-07 = 1 Control CTS habilitado

Configuración del puerto 2 del CP1L:



Configuración del comando Modbus en el CP1L:

Se pretende realizar una lectura de la “Referencia de Frecuencia” y la “Frecuencia de Salida” del Variador (Holding Registers #0023 y #0024).

<i>Envío</i>	{	D32300 = 0001	Nº Nodo (LSB)	
		D32301 = 0003	Comando de lectura (LSB)	
		D32302 = 0004	Nº de bytes de comando	
		D32303 = 0023	Holding register inicial	
		D32304 = 0002	Nº registros a leer	
<i>Respuesta</i>	{	D32350 = 0001	Nº Nodo (LSB)	
		D32351 = 0003	Comando de lectura (LSB)	
		D32352 = 0000	Código de error (0000 respuesta OK)	
		D32353 = 0005	Nº de bytes de respuesta	
		D32354 = 04MM	Nº bytes leídos / MM = MSB Data1	
		D32355 = MMNN	MM = LSB Dato1 / NN = MSB Dato2	
		D32356 = NN00	NN = LSB Dato2	